

Original document

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREFOR

Patent number: JP2003086761

Also published as:

Publication date: 2003-03-20

JP2003086761 (A)

Inventor: TAWARA IWAO; NEGISHI YUJI; WAKIZAKA SHINJI

Applicant: CASIO COMPUT CO LTD;; OKI ELECTRIC IND CO LTD

Classification:

- international: H01L25/065; H01L21/56; H01L25/07; H01L25/18

- european:

Application number: JP20010279062 20010914

Priority number(s):

[View INPADOC patent family](#)**Abstract of JP2003086761**

PROBLEM TO BE SOLVED: To provide a semiconductor device together with its manufacturing method capable of high-density mounting, with no degradation in manufacturing yield or reliability.

SOLUTION: There are provided a flexible substrate 1a, and a rigid flex substrate 1 comprising a rigid substrate 1b which clamps the substrate 1a on both surfaces. An external connection terminal 3 is formed on one rigid substrate 1b while a semiconductor chip 2 is mounted on other rigid substrates 1b. With a flexible part 1c comprising the flexible substrate 1a bent, the semiconductor chips 2 mounted on the rigid substrates 1b are laminated and resin-sealed, to provide a reliable semiconductor substrate excellent in moisture-resistance. Using the rigid flex substrate 1 eliminates deflection or twisting of substrate, to prevent dislocation at chip mounting for the improved manufacturing yield.

Data supplied from the *esp@cenet* database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-86761

(P2003-86761A)

(43)公開日 平成15年3月20日(2003.3.20)

(51)IntCl.⁷
H 0 1 L 25/065
21/56
25/07
25/18

識別記号

F I
H 0 1 L 21/56
25/08

テ-マ-ト*(参考)
R 5 F 0 6 1
T
Z

審査請求 未請求 請求項の数11 O L (全 12 頁)

(21)出願番号

特願2001-279062(P2001-279062)

(22)出願日

平成13年9月14日(2001.9.14)

(71)出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 田原 伊和男

東京都八王子市東浅川町550番地の1 株
式会社アイ・ジー・ピー・テクノロジーズ
内

(74)代理人 100096699

弁理士 鹿嶋 英實

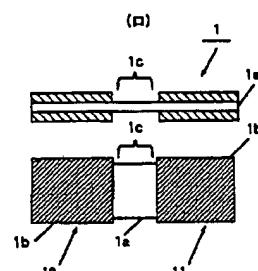
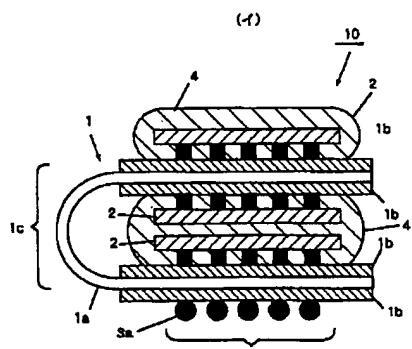
最終頁に続く

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】 製造歩留りの低下や信頼性を損うこと無く高密度実装することができる半導体装置およびその製造方法を実現する。

【解決手段】 フレキシブル基板1aと、この基板1aの両面を挟み込むリジッド基板1bを備えるリジッドフレックス基板1を備え、1つのリジッド基板1bに外部接続端子3が形成され、他の各リジッド基板1bに半導体チップ2が実装されて、フレキシブル基板1aからなる可撓部1cで屈曲させて各リジッド基板1bにそれぞれ実装される各半導体チップ2を積層させて樹脂封止するので、耐湿性に優れた信頼性の高い半導体装置を実現できる。また、リジッドフレックス基板1を用いることで基板の撓みや捩れがなくなり、チップ実装時の位置ずれを防ぎ、製造歩留りを向上させる。



【特許請求の範囲】

【請求項1】 屈曲自在なフレキシブル基板と、このフレキシブル基板の第1の領域の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、前記フレキシブル基板の少なくとも1つの第2の領域の、少なくとも一方の面上に配設されるリジッド基板を備える第2のリジッド基板部とから構成されるリジッドフレックス基板を備え、

前記第1のリジッド基板部の、前記第2のリジッド基板部における前記リジッド基板と同じ側の一方のリジッド基板上に、少なくとも1つの第1の半導体チップが実装され、前記第1のリジッド基板部の、他方のリジッド基板上に外部接続端子が形成され、前記第2のリジッド基板部の前記リジッド基板に、少なくとも1つの第2の半導体チップが実装されていることを特徴とする半導体装置。

【請求項2】 前記リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部とし、該可撓部が屈曲されて、前記第1のリジッド基板部の一方のリジッド基板に実装されている前記第1の半導体チップと、前記第2のリジッド基板部のリジッド基板に実装されている前記第2の半導体チップとが積層され、樹脂封止されていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記各リジッド基板にそれぞれ実装される各半導体チップは、突起電極を介して接続されるウェハレベルCSP構造を有することを特徴とする請求項1または請求項2記載の半導体装置。

【請求項4】 前記可撓部の屈曲に応じて対向する前記各リジット基板の内、前記第1のリジッド基板部の各リジッド基板の大きさを前記第2のリジッド基板部のリジッド基板の大きさより大きくしたことを特徴とする請求項2記載の半導体装置の製造方法。

【請求項5】 前記リジッドフレックス基板において、前記可撓部が2箇所以上形成され、該可撓部を介して、前記第2のリジッド基板部が前記第1のリジッド基板部に対して従属性的に2箇所以上形成され、前記可撓部が屈曲されて、前記各リジット基板部の各リジッド基板に実装される各半導体チップが順次折疊まれるように積層されることを特徴とする請求項2記載の半導体装置。

【請求項6】 前記リジッドフレックス基板において、前記可撓部が前記第1のリジッド基板部の少なくとも2辺に形成され、該可撓部を介して、前記第2のリジッド基板部が前記第1のリジッド基板部に対して少なくとも2方向に形成され、前記可撓部が屈曲されて、前記各リジッド基板部の各リジッド基板に実装される各半導体チップが前記第1のリジット基板部上で順次折疊まれるように積層されることを特徴とする請求項2記載の半導体装置。

【請求項7】 前記第1のリジッド基板部の前記外部接

続端子が形成される他方のリジッド基板には外部接続端子形成用の端子パッドおよび配線パターンが形成され、前記各半導体チップが実装される一方のリジッド基板、および前記第2のリジッド基板部の前記リジッド基板には前記半導体チップ実装用の接続端子パッドおよび配線パターンが形成され、前記フレキシブル基板には所定の配線パターンが形成されて、

前記各リジッド基板部の各リジッド基板の前記端子パッドおよび接続端子パッドが前記フレキシブル基板の前記配線パターンを介して相互に電気的に接続されていることを特徴とする請求項1乃6記載の半導体装置。

【請求項8】 屈曲自在なフレキシブル基板と、このフレキシブル基板の1つの第1の領域の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、前記フレキシブル基板の少なくとも1つの第2の領域の、少なくとも一方の面上に配設されるリジッド基板を備える第2のリジッド基板部とから構成されるリジッドフレックス基板を複数連結したシート状の集合基板を用い、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、前記第2のリジッド基板部における前記リジッド基板と同じ側の一方のリジッド基板上に、少なくとも1つの第1の半導体チップを実装するとともに、前記第2のリジッド基板部の前記リジッド基板に、少なくとも1つの第2の半導体チップを実装する半導体チップ実装工程と、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、他方のリジッド基板上に外部接続端子を形成する外部接続端子形成工程と、

前記半導体チップ実装工程および前記外部接続端子形成工程後、前記集合基板に連結された前記各リジッドフレックス基板を個片化する個片化工程と、個片化された前記各リジッドフレックス基板を、該リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部として、該可撓部で屈曲させて前記各リジッド基板に実装される前記各半導体チップを積層させて樹脂封止する封止工程と、

を具備することを特徴とする半導体装置の製造方法。

【請求項9】 屈曲自在なフレキシブル基板と、このフレキシブル基板の1つの第1の領域の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、前記フレキシブル基板の少なくとも1つの第2の領域の、少なくとも一方の面上に配設されるリジッド基板を備える第2のリジッド基板部とから構成されるリジッドフレックス基板を複数連結したシート状の集合基板を用い、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、前記第2のリジッド基板部における前記リジッド基板と同じ側の一方のリジッド基板上に、少なくとも1つの第1の半導体チップを実装するとともに、前記第2のリジッド基板部の前記リ

ジッド基板に、少なくとも1つの第2の半導体チップを実装する半導体チップ実装工程と、

前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、他方のリジッド基板上に外部接続端子を形成する外部接続端子形成工程と、前記半導体チップ実装工程および前記外部接続端子形成工程後、前記集合基板上の前記各リジッドフレックス基板において、前記第1のリジッド基板部を集合基板に連結させたまま、前記第2のリジッド基板部の前記リジッド基板を当該集合基板から裁断して分離する分離工程と、

前記各リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部として、前記第2のリジッド基板部が前記集合基板から分離された状態の前記各リジッドフレックス基板を、前記可撓部でそれぞれ屈曲させて前記各リジッド基板に実装される前記各半導体チップを積層し、その状態で上下に対向する半導体チップ同士を接着固定してなるモジュールを一括して樹脂モールドした後、前記第1のリジッド基板部の前記各リジット基板を集合基板から裁断してモジュール単位に個片化するモジュール形成工程と、

を具備することを特徴とする半導体装置の製造方法。

【請求項10】 前記各リジッド基板にそれぞれ実装される各半導体チップは、突起電極を介して接続されるウェハレベルCSP構造を有することを特徴とする請求項8又は請求項9のいずれかに記載の半導体装置の製造方法。

【請求項11】 前記モジュール形成工程では、上下に対向する半導体チップ同士が接着固定された複数のモジュールを個々に覆う金型を用い、これにより全モジュールを一括して樹脂モールドすることを特徴とする請求項9記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、複数の半導体チップを高密度実装する半導体装置およびその製造方法に関する。

【0002】

【従来の技術】 近年、中間基板を用いて複数の半導体チップを高密度実装するマルチチップモジュールが知られている。この種の技術として、例えば特開2000-307037号公報には、図10(イ)～(ハ)に図示するように、可撓性を有するフレキシブル基板100上に、バンブ101を介して2つの半導体チップ102、102をフリップチップ実装し、その後にフレキシブル基板100を屈曲させて両チップ102、102の背面同士を当接させた状態で接着固定して積層し、屈曲させたフレキシブル基板100の接続パッド103に形成されるハンダボール104を介して配線基板に接続するよ

うにしたマルチチップモジュールが開示されている。

【0003】

【発明が解決しようとする課題】 ところで、こうしたマルチチップモジュール構造の半導体装置では、可撓性のフレキシブル基板100を使用しているので、当該基板100に撓みや捩れが生じ易い。この為、汎用のチップマウンタや基板搬送システムに適用し難い弊害や、とりわけ半導体チップ102をフェイスダウンで実装する際に位置ずれが起こり易くなる結果、製造歩留りの低下を招致するという問題がある。

【0004】 また、上述のモジュール構造では、フレキシブル基板100の屈曲により積層される半導体チップ102の裏面同士が接着固定されるだけであって、さらにチップ周辺は露出状態にあるから耐湿性に欠け、信頼性低下を招致するという問題もある。

【0005】 そこで本発明は、このような事情に鑑みてなされたもので、汎用のチップマウンタや基板搬送システムに適用できる上、製造歩留りの低下や信頼性を損うこと無く高密度実装することができる半導体装置およびその製造方法を提供することを目的としている。

【0006】

【課題を解決するための手段】 上記目的を達成するため、請求項1に記載の発明では、屈曲自在なフレキシブル基板と、このフレキシブル基板の第1の領域の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、前記フレキシブル基板の少なくとも1つの第2の領域の、少なくとも一方の面上に配設されるリジッド基板を備える第2のリジッド基板部とから構成されるリジッドフレックス基板を備え、前記第1のリジッド基板部の、前記第2のリジッド基板部における前記リジッド基板と同じ側の一方のリジッド基板上に、少なくとも1つの第1の半導体チップが実装され、前記第1のリジッド基板部の、他方のリジッド基板上に外部接続端子が形成され、前記第2のリジッド基板部の前記リジッド基板に、少なくとも1つの第2の半導体チップが実装されていることを特徴とする。

【0007】 上記請求項1に從属する請求項2に記載の発明では、前記リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部とし、該可撓部が屈曲されて、前記第1のリジッド基板部の一方のリジッド基板に実装されている前記第1の半導体チップと、前記第2のリジッド基板部のリジッド基板に実装されている前記第2の半導体チップとが積層され、樹脂封止されていることを特徴とする。

【0008】 上記請求項1または請求項2に從属する請求項3に記載の発明では、前記各リジッド基板にそれぞれ実装される各半導体チップは、突起電極を介して接続されるウェハレベルCSP構造を有することを特徴とする。

【0009】上記請求項1に從属する請求項4に記載の発明では、前記可撓部の屈曲に応じて対向する前記各リジット基板の内、前記第1のリジッド基板部の各リジッド基板の大きさを前記第2のリジッド基板部のリジッド基板の大きさより大きくしたことを特徴とする。

【0010】上記請求項1に從属する請求項5に記載の発明では、前記リジッドフレックス基板において、前記可撓部が2箇所以上形成され、該可撓部を介して、前記第2のリジッド基板部が前記第1のリジッド基板部に対して從属性に2箇所以上形成され、前記可撓部が屈曲されて、前記各リジット基板部の各リジッド基板に実装される各半導体チップが順次折疊まれるように積層されることを特徴とする。

【0011】上記請求項2に從属する請求項6に記載の発明では、前記リジッドフレックス基板において、前記可撓部が前記第1のリジッド基板部の少なくとも2方に形成され、該可撓部を介して、前記第2のリジッド基板部が前記第1のリジッド基板部に対して少なくとも2方向に形成され、前記可撓部が屈曲されて、前記各リジッド基板部の各リジッド基板に実装される各半導体チップが前記第1のリジット基板部上で順次折疊まれるように積層されることを特徴とする。

【0012】請求項1乃至6に從属する請求項7に記載の発明では、前記第1のリジッド基板部の前記外部接続端子が形成される他方のリジッド基板には外部接続端子形成用の端子パッドおよび配線パターンが形成され、前記各半導体チップが実装される一方のリジッド基板、および前記第2のリジッド基板部の前記リジッド基板には前記半導体チップ実装用の接続端子パッドおよび配線パターンが形成され、前記フレキシブル基板には所定の配線パターンが形成されて、前記各リジッド基板部の各リジッド基板の前記端子パッドおよび接続端子パッドが前記フレキシブル基板の前記配線パターンを介して相互に電気的に接続されていることを特徴とする。

【0013】請求項8に記載の発明では、屈曲自在なフレキシブル基板と、このフレキシブル基板の1つの第1の領域の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、前記フレキシブル基板の少なくとも1つの第2の領域の、少なくとも一方の面上に配設されるリジッド基板を備える第2のリジッド基板部とから構成されるリジッドフレックス基板を複数連結したシート状の集合基板を用い、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、前記第2のリジッド基板部における前記リジッド基板と同じ側の一方のリジッド基板上に、少なくとも1つの第1の半導体チップを実装するとともに、前記第2のリジッド基板部の前記リジッド基板に、少なくとも1つの第2の半導体チップを実装する半導体チップ実装工程と、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、他方のリジッド基板上に外部接続端子を形成する外部接続端子形成工程と、前記半導体チップ実装工程および前記外部接続端子形成工程後、前記集合基板上の前記各リジッドフレックス基板において、前記第1のリジッド基板部を集合基板に連結させたまま、前記第2のリジッド基板部の前記リジッド基板を該集合基板から裁断して分離する分離工程と、前記各リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部として、前記第2のリジッド基板部が前記集合基板から分離された状態の前記各リジッドフレックス基板を、前記可撓部でそれぞれ屈曲させて前記各リジッド基板に実装される前記各半導体チップを積層し、その状態で上下に対向する半導体チップ同士を接着固定してなるモジュールを一括して樹脂モールドした後、前記第1のリジッド基板部の前記各リジット基板を集合基板から裁断してモジュール単位に個片化するモジュール形成工程と、を具備することを特徴とする。

【0015】上記請求項8又は請求項9のいずれかに從属する請求項10に記載の発明では、前記各リジッド基板にそれぞれ実装される各半導体チップは、突起電極を介して接続されるウェハレベルCSP構造を有することを特徴とする。

【0016】上記請求項9に從属する請求項11に記載の発明によれば、前記モジュール形成工程では、上下に

板上に外部接続端子を形成する外部接続端子形成工程と、前記半導体チップ実装工程および前記外部接続端子形成工程後、前記集合基板に連結された前記各リジッドフレックス基板を個片化する個片化工程と、個片化された前記各リジッドフレックス基板を、該リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部として、該可撓部で屈曲させて前記各リジッド基板に実装される前記各半導体チップを積層させて樹脂封止する封止工程とを具備することを特徴とする。

【0014】請求項9に記載の発明では、屈曲自在なフレキシブル基板と、このフレキシブル基板の1つの第1の領域の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、前記フレキシブル基板の少なくとも1つの第2の領域の、少なくとも一方の面上に配設されるリジッド基板を備える第2のリジッド基板部とから構成されるリジッドフレックス基板を複数連結したシート状の集合基板を用い、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、前記第2のリジッド基板部における前記リジッド基板と同じ側の一方のリジッド基板上に、少なくとも1つの第1の半導体チップを実装するとともに、前記第2のリジッド基板部の前記リジッド基板に、少なくとも1つの第2の半導体チップを実装する半導体チップ実装工程と、前記集合基板の前記各リジッドフレックス基板における、前記第1のリジッド基板部の、他方のリジッド基板上に外部接続端子を形成する外部接続端子形成工程と、前記半導体チップ実装工程および前記外部接続端子形成工程後、前記集合基板上の前記各リジッドフレックス基板において、前記第1のリジッド基板部を集合基板に連結させたまま、前記第2のリジッド基板部の前記リジッド基板を該集合基板から裁断して分離する分離工程と、前記各リジッドフレックス基板の前記第1のリジッド基板部と前記第2のリジッド基板部間の前記フレキシブル基板を可撓部として、前記第2のリジッド基板部が前記集合基板から分離された状態の前記各リジッドフレックス基板を、前記可撓部でそれぞれ屈曲させて前記各リジッド基板に実装される前記各半導体チップを積層し、その状態で上下に対向する半導体チップ同士を接着固定してなるモジュールを一括して樹脂モールドした後、前記第1のリジッド基板部の前記各リジット基板を集合基板から裁断してモジュール単位に個片化するモジュール形成工程と、を具備することを特徴とする。

対向する半導体チップ同士が接着固定された複数のモジュールを個々に覆う金型を用い、これにより全モジュールを一括して樹脂モールドすることを特徴とする。

【0017】本発明による半導体装置では、リジッドフレックス基板をフレキシブル基板からなる可撓部で屈曲させて各リジッド基板にそれぞれ実装される各半導体チップを積層させて樹脂封止する。これにより、積層された各半導体チップが固定保持されつつ気密封止される為、耐湿性に優れた信頼性の高い半導体装置を実現でき、しかもリジッドフレックス基板を用いたことで、基板の撓みや捩れがなくなる為、半導体チップ実装時の位置ずれを防ぐことができる結果、製造歩留りの低下を回避し得る。

【0018】また、本発明による半導体装置の製造方法では、リジッドフレックス基板を複数連結したシート状の集合基板を使用しているので、撓みや捩れが発生せず、これ故、汎用のチップマウンタや基板搬送システムに適用でき、しかも実装時の位置ずれも回避し得る結果、製造歩留りの低下を防ぐ。さらに、集合基板には複数のリジッドフレックス基板が配設される為、それら複数のリジッドフレックス基板に一括して半導体チップ実装、端子形成および樹脂封止するバッチ処理が実現し得、特別な実装プロセスを用いずとも効率良くモジュール構造の半導体装置を製造することができ、製品コスト低減に寄与し得るようになっている。

【0019】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について説明する。

(1) 第1実施例

①半導体装置10の構造

図1(イ)は第1実施例による半導体装置10の構造を示す断面図である。この図において、1はフレキシブル基板1aとリジッド基板1bとから形成されるリジッドフレックス基板である。リジッドフレックス基板1は、同図(ロ)に図示するように、フレキシブル基板1aと複数のリジッド基板1bを備え、フレキシブル基板1aの上下両面をリジッド基板1bで挟んだ所謂サンドイッチ構造を成した部分と、フレキシブル基板1aが露出された部分(可撓部)1cを有する複合基板である。

【0020】すなわち、リジッドフレックス基板1は、フレキシブル基板1aが露出する可撓部1cで屈曲自在となり、また可撓部1cを境にして、両側にリジッド基板1bが上下両面に配設され、4面のリジッド基板1bを具備する。そして、可撓部1cを境にした一方側の、リジッド基板1bが上下両面に配設される部分(第1のリジッド基板部11)の一方のリジッド基板1bには、例えばウェハレベルCSP構造の半導体チップ2がフェイスダウンによりフリップチップ実装され、他方のリジッド基板1bには格子状にハンダボール3aを配設して外部接続端子3が形成される。また、可撓部1cを境に

した他方側の、リジッド基板1bが上下両面に配設される部分(第2のリジッド基板部12)の各リジッド基板1bには、同様に、例えばウェハレベルCSP構造の半導体チップ2がフリップチップ実装される。

【0021】また、後述するように、第1のリジッド基板部11の、一方の半導体チップ2がフリップチップ実装される側のリジッド基板1b、及び第2のリジッド基板部12の各リジッド基板1bには、半導体チップ実装用の接続端子パッド、配線パターン及びフレキシブル基板1aに形成される配線パターンに接続されるスルーホール等が形成され、第1のリジッド基板部11の、他方の外部接続端子3が形成されるリジッド基板1bには、外部接続端子形成用の端子パッド及び配線パターン及びスルーホール等が形成される。

【0022】一方、フレキシブル基板1aには、リジッド基板1bに接続される配線パターンやスルーホール(あるいはピアホール)等が形成され、これらにより各リジッド基板1bの端子パッドおよび接続端子パッドがフレキシブル基板1aの配線パターンを介して相互に電気的に接続されるように構成されている。

【0023】なお、ここで半導体チップ2をウェハレベルCSP構造によるものとしたが、このウェハレベルCSP構造は、ウェハ状態で半導体チップ上に絶縁層を形成した後、再配線層を形成し、次いで突起電極(ポスト端子)による接続用電極端子を形成した後、チップ毎に個片化して形成したものであり、半導体チップとほぼ同じ大きさで、且つ突起電極(ポスト端子)による接続用電極端子の配置を比較的自由に設定可能としたものである。従って、半導体チップ2をウェハレベルCSP構造とした場合、後述する図2に示すように、リジッド基板1bに形成される半導体チップ実装用の接続端子パッドをマトリクス状に配置することができ、リジッド基板1bの大きさを小さくすることができる。ただし、本発明における各実施形態において、半導体チップ2の構成はこのウェハレベルCSP構造に限定されるものではなく、突起電極が形成された種々の構造による半導体チップを用いることができる。

【0024】こうしてチップ実装および端子形成されたリジッドフレックス基板1は、可撓部1cで屈曲されることによって、各半導体チップ2を積層状態にする。この状態で上下に対向する半導体チップ2同士を接着固定してから、リジッド基板1bとの接合部を覆うようにリジッド基板1bに実装される各半導体チップ2を封止樹脂4にて気密封止する構造を有する。

【0025】このようなモジュール構造にすると、積層状態の各半導体チップ2を固定保持しつつ気密封止し得る為、耐湿性に優れた信頼性の高い半導体装置10を実現できる。しかも、リジッドフレックス基板1を用いたことで、基板の撓みや捩れが大きく低減され、殆どなくなる為、チップ実装時の位置ずれを防ぐことができる結

果、製造歩留りを向上させることができる。また、リジッドフレックス基板1を用いると、半導体チップ2をフリップチップ実装する面が3面となり、フレキシブル基板100を用いた従来例(図10参照)に比べ、より高密度実装し得るようになる。

【0026】なお、上記構成では、リジッドフレックス基板1における第2のリジッド基板部もリジッド基板1bが上下両面に配設される構成としたが、これに限るものではなく、少なくとも第1のリジッド基板部において半導体チップ2がフリップチップ実装される側のリジッド基板1bと同じ側にのみリジッド基板1bを配設する構成とし、そこに半導体チップ2をフリップチップ実装するようにしてもよい。

【0027】②半導体装置10の製造方法

次に、図2～図5を参照して上記構造による半導体装置10の製造方法について説明する。第1実施例による製造方法では、複数のリジッドフレックス基板1が連設して形成されたシート状の集合基板20を用いる。図2

(イ) (ロ)に集合基板20の構成の一例を示す。この図に示す集合基板20は、フレキシブル基板からなるシート状基材21に4行3列のリジッドフレックス基板1を一体的に連設して形成したものであり、図2(イ)は集合基板20の平面形状を示し、図2(ロ)は集合基板20の、リジッドフレックス基板1が形成された部分を含む、A-A面での断面形状の要部を示す。

【0028】図に示す如く、複数のリジッドフレックス基板1が形成される箇所においては、基材21をフレキシブル基板1aとして用い、これをリジッド基板1bで上下に挟んで、上下のリジット基板1bとフレキシブル基板1aとが一体化されるとともに、2つのリジット基板1b配設領域間のフレキシブル基板1aを可撓部1cとする、前記図1におけるリジッドフレックス基板1と同様の構成が複数連結して形成される。各連結部分には、予め開口部(以下、ミシン目)22が、各リジッドフレックス基板1形成箇所の周囲に設けられている。これにより、後述するように、このミシン目22に沿って連結部分を截断することで、容易に各リジッドフレックス基板1を個片化し得るようになっている。

【0029】図2(ロ)に示す各リジッドフレックス基板1において、図面上、右側のリジット基板1bとフレキシブル基板1aが一体化された部分を第1のリジッド基板部11、左側のリジット基板1bとフレキシブル基板1aが一体化された部分を第2のリジッド基板部12とした場合、ウェハレベルCSP構造による半導体チップが実装される、第1のリジッド基板部11の一方のリジッド基板1b、及び第2のリジッド基板部12の各リジッド基板1bには、例えば図2(イ)に示すようなマトリクス状の接続端子パッド1dや配線パターン、及び図2(ロ)に示すようなスルーホール1eが形成され、また、外部接続端子3が形成される、第1のリジッド基

板部11の他方のリジッド基板1bには、外部接続端子形成用の端子パッド1fや配線パターン及びスルーホール1eが形成される。

【0030】また、フレキシブル基板1aには配線パターン1gが形成される。これらにより各リジッド基板1bの接続端子パッド1dおよび端子パッド1fがフレキシブル基板1aの配線パターン1gを介して相互に電気的に接続されるように構成されている。また、図2

(イ)に示すように、基材21のリジッドフレックス基板1形成領域外の周辺部分には、例えば銅箔からなるダミーパターン23が形成されている。このダミーパターン23は、フレキシブル基板からなる基材21の剛性を向上させ、撓みや捻れ等の変形を抑制して、製造工程において汎用のチップマウンタや汎用の基板搬送システムを用いることができるようにするために設けられているものである。但し、フレキシブル基板からなる基材21のみで撓みや捻れ等が問題とならない場合は、ダミーパターン23を設けないようとしてもよい。

【0031】さて、このような集合基板20を用いて半導体装置10を製造する工程を以下に説明する。なお、以下の各工程説明図においては、便宜上、第1のリジッド基板部11及び第2のリジッド基板部12を斜線部として、単純化して示している。第1実施例の製造工程においては、まず図3(イ)に図示するように、集合基板20の一面側にメタルマスクMMを載置し、その上にクリームハンダ21を供給して、スキージ22により印刷することにより、同図(ロ)に示すように、各リジッド基板1bの必要箇所(接続端子パッド1d上)にクリームハンダ21を印刷する。

【0032】次いで、図4(イ)に示すように、ハンダ印刷された箇所(接続端子パッド1d)に、図示しないチップマウンターにより、ウェハレベルCSP構造の半導体チップ2を搭載する。次に、この状態で集合基板20をリフロー炉へ搬送してリフロー処理する。これにより、半導体チップ2がリジッド基板1bの各接続端子パッド1dにハンダ接合される。

【0033】ここで、本発明による集合基板20は、フレキシブル基板からなるものであるが、上記のように多くのリジッド基板1bが載置された部分を備えるため、従来のフレキシブル基板のように撓みや捻れが発生することが大幅に抑制される。この結果、汎用のチップマウンタを用いて半導体チップ2をフェイスダウンで位置決め搭載したり、汎用の基板搬送システムにてリフロー炉に搬送し得るようになる。

【0034】次いで、集合基板20に配設される各リジッドフレックス基板1の一面側に搭載された半導体チップ2についてリフローし終えた後、図4(ロ)に示すように、集合基板20の向きを反転させ、第2のリジッド基板部12の他面側のリジット基板1bの必要箇所(接続端子パッド1d上)に、前記図3(イ)と同様にして

11

ハンダ印刷を施し、そこに半導体チップ2を搭載した後、リフロー処理する。続いて、図4(ハ)に示すように、第1のリジッド基板部11の他面側の、外部接続端子3が形成されるリジット基板1bに設けられた外部接続端子形成用の端子パッド1fにフラックスを、例えばピンにより転写して塗布した後、フラックスが塗布された各端子パッドにハンダボール3を搭載する。この後、リフロー処理して外部接続端子3を形成する。

【0035】こうして半導体チップ2の実装および外部接続端子3の形成が完了すると、同図(ニ)に示すように、基材21の各リジッドフレックス基板1形成箇所の周囲に設けられているミシン目22(図2(イ)参照)に沿って基材21を裁断する。これにより、各リジッドフレックス基板1は、集合基板20からモジュール単位で個片化される。なお、裁断には、例えばNCルーター4を用いる。

【0036】次に、図5(イ)に図示するように、モジュール単位に個片化されたリジッドフレックス基板1の第1のリジッド基板部11における、ハンダボール3に対向する側のリジット基板1bにフリップチップ実装される半導体チップ2上に、接着剤Sを塗布した後、同図(ロ)に示すように、フレキシブル基板による可撓部1cを屈曲させて各半導体チップ2を積層状態とする。この状態で上下に対向する半導体チップ2同士を接着固定する。

【0037】そして、上下に対向する半導体チップ2同士が接着固定された後、同図(ハ)に示すように、リジッド基板1bに実装される各半導体チップ2に封止樹脂5(例えばエポキシ樹脂)を、各半導体チップ2が完全に覆われるまで塗布する。この際、例えばディスペンサを用いてリジッド基板1bと半導体チップ2との接合部分にも封止樹脂5が充填されるようポッティングする。この後、封止樹脂5を熱硬化させる。これにより、図1に図示した構造の半導体装置10が製造される。

【0038】このように、第1実施例による製造方法によれば、フレキシブル基板からなるシート状の基材21に複数のリジッド基板1bが載置された複数のリジッドフレックス基板1を一体的に連設した集合基板20を使用しているので、従来のフレキシブル基板単体を用いた場合のように撓みや捩れが発生することが大幅に抑制され、殆どなくなる為、リジッド基板を用いる場合と同様の汎用のチップマウンタや基板搬送システムを用いることができる。しかも、半導体チップをフェイスダウンでリジッド基板にフリップチップ実装する形態として、リジッド基板はフレキシブル基板に比し、搭載部の平坦度、寸法の安定性に優れるため、実装時の位置ずれも回避し得る結果、製造歩留りを向上させることができる。

【0039】さらに、集合基板20には複数のリジッドフレックス基板1が配設される為、それら複数のリジッドフレックス基板1に一括してチップ実装および端子形

成するバッチ処理が実現し、特別な実装プロセスを用いずとも効率良くモジュール構造の半導体装置10を製造することができ、製品コスト低減に寄与し得る、という効果も奏する。

【0040】(2) 第2実施例

次に、図6～図7を参照して第2実施例について説明する。なお、これらの図において、上述した第1実施例と共に通する要素には同一の番号を付している。上述の第1実施例では、集合基板20の基材21をミシン目22に沿って裁断して、形成された各リジッドフレックス基板1をモジュール単位に個片化し、個片化されたリジッドフレックス基板1を可撓部1cで屈曲させて各半導体チップ2を積層し、その状態で上下に対向する半導体チップ2同士を接着固定してからディスペンサによるポッティングにより各半導体チップ2に樹脂封止する態様とした。

【0041】これに対し、第2実施例では、集合基板20に形成された各リジッドフレックス基板1において、一方の第1のリジッド基板部11を集合基板20の基材21に連結させたまま、他方の第2のリジッド基板部12をミシン目22で裁断して基材21から分離し、可撓部1cを屈曲させて各半導体チップ2を積層し、上下に対向する半導体チップ2同士を接着固定してから各半導体チップ2を一括して樹脂モールドした後、個片化することを特徴としている。

【0042】すなわち、図6(イ)に図示するように、上述の第1実施例と同様の実装プロセスによって集合基板20に配設される各リジッドフレックス基板1に半導体チップ2を実装するとともに、外部接続端子3を形成する。次いで、同図(ロ)に示すように、各リジッドフレックス基板部1の一方の、外部接続端子3が形成される側の第1のリジッド基板部11を集合基板20の基材21に連結させたまま、他方の第2のリジッド基板部12の周囲を、例えばNCルーター4によりミシン目22で裁断して集合基板20の基材21から分離する。次いで、同図(ハ)に示すように、可撓部1cを屈曲させて各半導体チップ2を積層し、その状態で上下に対向する半導体チップ2同士を接着固定する。

【0043】この後、同図(ニ)に示すように、トランファモールド用の金型7を集合基板20上に装着し、エポキシ等のモールド樹脂材6を金型7のキャビティ部7cに注入する。注入したモールド樹脂材6を熱硬化させた後、金型7を取り外すと、同図(ホ)に示すように、各モジュールが一括して樹脂モールドされる。そして、各リジッドフレックス基板1において、集合基板20の基材21に連結させたままの第1のリジッド基板部11の周囲をミシン目22に沿って裁断することで図7に図示する構造の半導体装置10が形成される。

【0044】以上のように、第2実施例による製造方法では、上述の第1実施例と同様、汎用のチップマウンタ

や基板搬送システムに適用可能であり、製造歩留りの低下も防ぐことが出来る上、集合基板20上に形成される複数のモジュールを一括して樹脂モールドする為、効率良くモジュール構造の半導体装置10を製造し得るようになり、製品コスト低減に寄与し得る。

【0045】なお、本実施例では、可撓部1cの屈曲に応じて上下に対向し、下部側となる第1のリジッド基板部11の各リジット基板1bと上部側となる第2のリジッド基板部11の各リジッド基板1bの寸法、形状を同一のものとしていたが、これに替えて、下部側の各リジット基板1bの大きさを上部側のそれより大きくするようにしててもよい。このように、下部側のリジット基板1bを上部側より大きくすると、トランスファーモールドに用いる金型7の形状を簡略化でき、しかも集合基板20への金型装着が容易になる、という利点が得られる。

【0046】(3) 変形例

次に、図8～図9を参照して変形例について説明する。上述した第1および第2実施例では、屈曲自在な可撓部1cを隔てて両側に1つの第1のリジッド基板部11と1つの第2のリジッド基板部12を具備するリジッドフレックス基板1を用いてマルチチップモジュールを形成する構造例について言及したが、これに限らず、1つの第1のリジッド基板部11を備えるとともに、複数の第2のリジッド基板部12を複数の可撓部1cを介して連結したリジッドフレックス基板1を用いてマルチチップモジュールを形成することもできる。

【0047】例えば、図8(イ)に図示するように、下面に外部接続端子3が形成される1つの第1のリジッド基板部11と、3つの可撓部1c-1～1c-3を介して継続的に連結した3つの第2のリジッド基板部12を備えるリジッドフレックス基板1を用い、これら可撓部1c-1～1c-3を順番に屈曲させれば、同図(ロ)に示すように、各リジット基板1bにフリップチップ実装される半導体チップ2が順次折畳まれるように積層され、モールド樹脂材6で封止された、7層構造のマルチチップモジュールを形成することができる。

【0048】また、図9(イ)および、そのB-B面での断面図を示す同図(ロ)に図示するように、下面に外部接続端子3が形成される第1のリジッド基板部11の周囲4辺に可撓部1c-1～1c-4を介して第2のリジッド基板部12-1～12-4を連結したリジッドフレックス基板1を用い、これら可撓部1c-1～1c-4を順番に屈曲させれば、同図(ハ)に示すように、各リジッド基板1bにフリップチップ実装される各半導体チップ2が順次折畳まれるように積層され、モールド樹脂材6で封止された、9層構造のマルチチップモジュールを形成することができる。

【0049】この場合、第2のリジッド基板部12-1～12-4の各リジッド基板1bに実装される各半導体チップ2と外部接続端子3との間の、可撓部を介する配

10

線長を短縮することができるため、電気的特性を向上させることができる。また、上記各実施形態においては、積層された各半導体チップ2を接着剤で固定し、その後、封止樹脂5またはモールド樹脂6により封止を行う構成としたが、これに限らず、例えば、積層された各半導体チップ2を仮止め治具でクリップして仮止めし、封止樹脂5またはモールド樹脂6の硬化後、これを取り外すようにしてもよい。さらに高密度実装する場合には、例えば図8および図9に図示した折畳み形態を組合せる等、様々なアレンジが可能であることは言うまでもない。

【0050】

【発明の効果】請求項1に記載の発明によれば、屈曲自在なフレキシブル基板と、このフレキシブル基板の両面を挟み込む2枚のリジッド基板を備える第1のリジッド基板部と、フレキシブル基板の少なくとも一方の面上に配設されるリジッド基板を備える少なくとも1つの第2のリジッド基板部とから構成されるリジッドフレックス基板を備え、第1のリジッド基板部の一方のリジッド基板および第2のリジッド基板部のリジッド基板上に半導体チップが実装されて、第1のリジッド基板部の他方のリジッド基板上に外部接続端子が形成され、リジッド基板を用いている為、基板の撓みや捩れがなくなり、チップ実装時の位置ずれを防ぐことができる結果、製造歩留りを向上させることができる。請求項2に記載の発明によれば、リジッドフレックス基板をフレキシブル基板からなる可撓部で屈曲させて各リジッド基板にそれぞれ実装される各半導体チップを積層させて樹脂封止するので、積層された各半導体チップが固定保持されつつ気密封止され、これにより耐湿性に優れた信頼性の高い半導体装置を実現できる。請求項3に記載の発明によれば、各リジッド基板に、突起電極を具備するウェハレベルCSP構造の半導体チップをフリップチップ実装するので、高密度実装することができる。請求項4に記載の発明によれば、可撓部の屈曲に応じて上下に対向するリジット基板の内、下段側に位置するリジット基板を上段側より大きくすると、トランスファーモールドに用いる金型の形状を簡略化でき、しかも集合基板への金型装着が容易になる、という利点が得られる。請求項5に記載の発明では、可撓部が2箇所以上形成され、該可撓部を介して第2のリジッド基板部が第1のリジッド基板部に対して從属的に2箇所以上形成されてなるリジッドフレックス基板を用い、これら可撓部が屈曲されて、各リジット基板に実装される各半導体チップが順次折畳まれるように積層されるので、高密度実装することができる。請求項6に記載の発明では、可撓部が第1のリジッド基板部の少なくとも2辺に形成され、該可撓部を介して、第2のリジッド基板部が第1のリジッド基板部に対して少なくとも2方向に形成されたリジッドフレックス基板を用い、これら可撓部が屈曲されて、各リジッド基板に実

20

30

40

50

装される各半導体チップが順次折疊まれるように積層されるので、高密度実装することができる。請求項7に記載の発明によれば、リジッドフレックス基板における外部接続端子が形成されるリジッド基板には外部接続端子形成用の端子パッドおよび配線パターンが形成され、各半導体チップが実装される各リジッド基板には半導体チップ実装用の接続端子パッドおよび配線パターンが形成され、フレキシブル基板には所定の配線パターンが形成されて、各リジッド基板の端子パッドおよび接続端子パッドがフレキシブル基板の配線パターンを介して相互に電気的に接続されている為、各リジッド基板に実装される各半導体チップと外部接続端子とが相互に電気的に接続されたマルチチップモジュールを形成することができる。請求項8、9に記載の発明によれば、マルチチップモジュールの製造工程において、リジッドフレックス基板を複数連結したシート状の集合基板を使用しているので、撓みや捩れが発生せず、これ故、汎用のチップマウンタや基板搬送システムに適用でき、しかも実装時の位置ずれも回避し得る結果、製造歩留りを向上させることができる。さらに、集合基板には複数のリジッドフレックス基板が配設される為、それら複数のリジッドフレックス基板に一括してチップ実装、端子形成および樹脂封止するバッチ処理を実現し得、特別な実装プロセスを用いざとも効率良くモジュール構造の半導体装置を製造することができ、製品コスト低減に寄与することができる。請求項11に記載の発明によれば、上下対向する半導体チップ同士が接着固定された複数のモジュールを個々に覆う金型を用い、これにより全モジュールを一括して樹脂モールドするので、効率良くモジュール構造の半導体装置を製造し得るようになり、製品コスト低減に寄与することができる。

*【図面の簡単な説明】

【図1】第1実施例による半導体装置10の構造を示す断面図である。

【図2】集合基板20の一例を示す平面図である。

【図3】第1実施例による半導体装置の製造工程を説明するための断面図である。

【図4】図3に続く製造工程を説明するための断面図である。

【図5】図4に続く製造工程を説明するための断面図である。

【図6】第2実施例による半導体装置の製造工程を説明するための断面図である。

【図7】第2実施例による半導体装置10の構造を示す断面図である。

【図8】変形例を示す図である。

【図9】変形例を示す図である。

【図10】従来例を示す断面図である。

【符号の説明】

1 リジッドフレックス基板

20 1 a フレキシブル基板

1 b リジッド基板

1 c 可撓部

2 半導体チップ

3 ハンダボール

5 封止樹脂

6 モールド樹脂材

7 金型

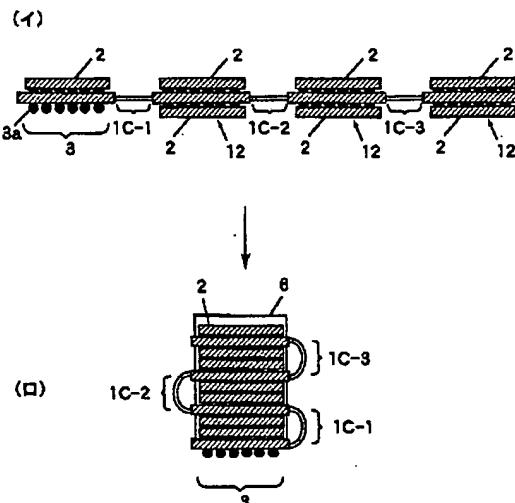
20 集合基板

21 リジッド基材

30 22 ミシン目

*

【図8】

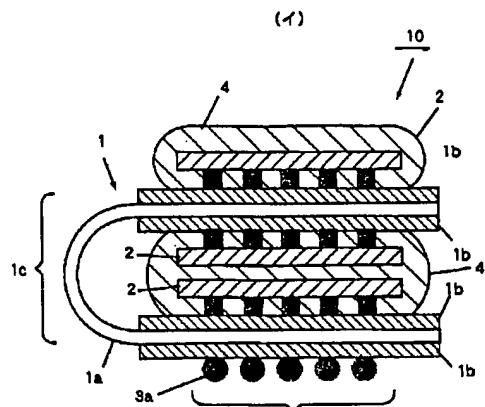


BEST AVAILABLE COPY

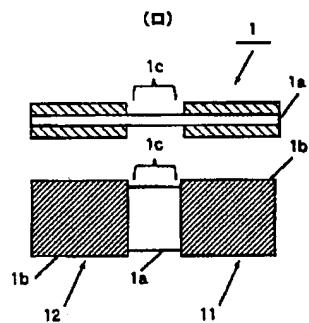
(10)

特開2003-86761

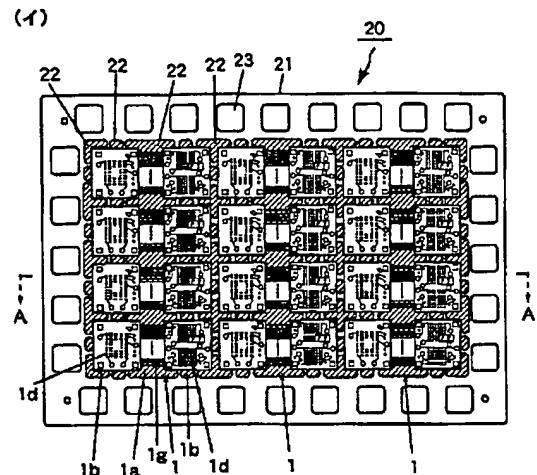
【図1】



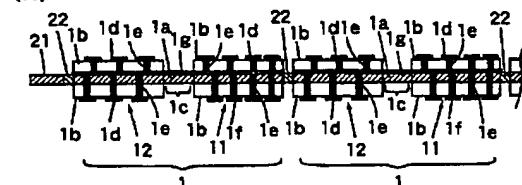
(口)



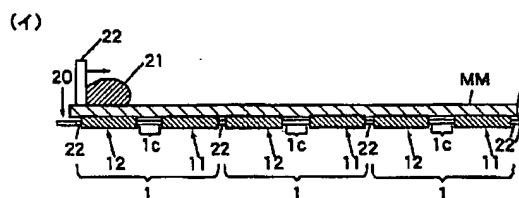
【図2】



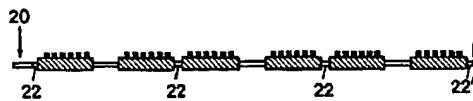
(口)



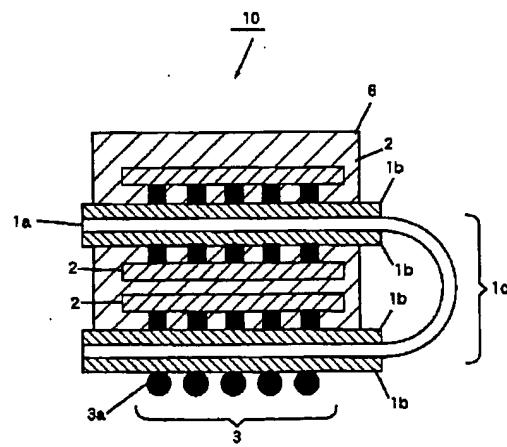
【図3】



(口)



【図7】

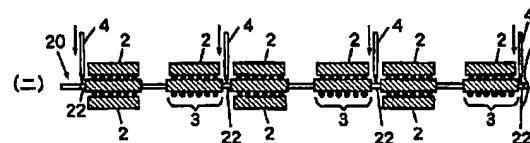
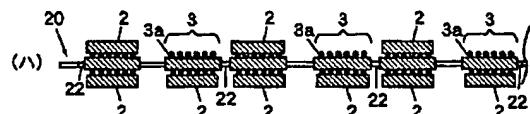
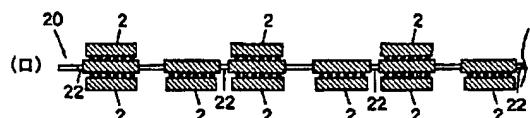
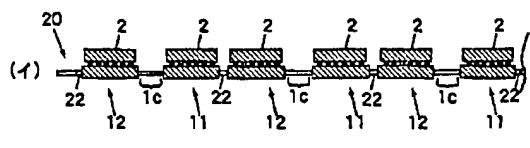


BEST AVAILABLE COPY

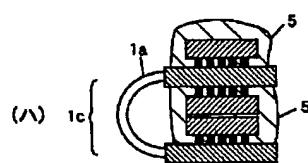
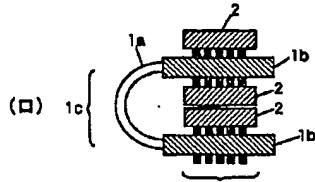
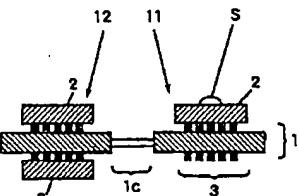
(11)

特開2003-86761

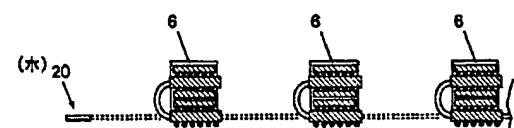
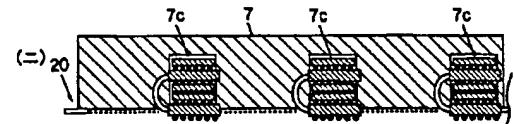
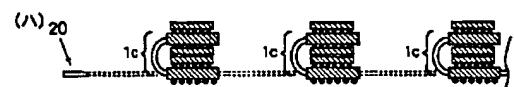
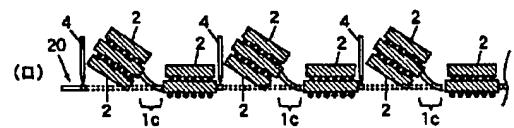
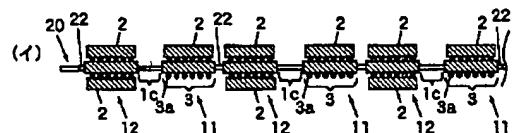
【図4】



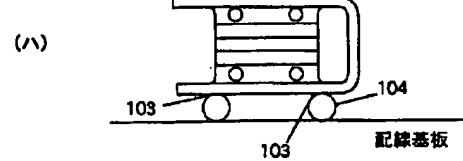
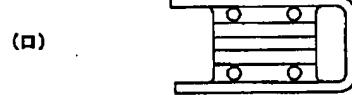
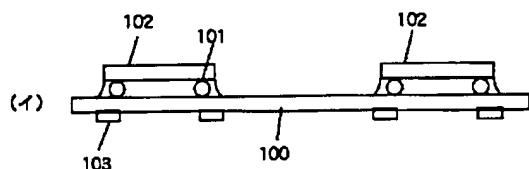
【図5】



【図6】



【図10】

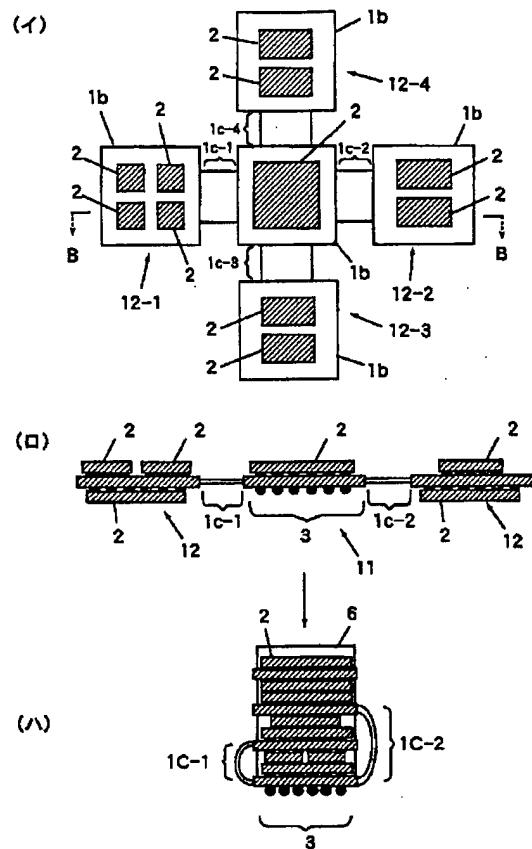


BEST AVAILABLE COPY

(12)

特開2003-86761

【図9】



フロントページの続き

(72)発明者 根岸 祐司
東京都八王子市東浅川町550番地の1 株
式会社アイ・イー・ビー・テクノロジーズ
内

(72)発明者 脇坂 伸治
東京都八王子市東浅川町550番地の1 株
式会社アイ・イー・ビー・テクノロジーズ
内
F ターム(参考) 5F061 AA01 CA04 CA21